

数字逻辑电路

Digital Logic Circuit

一、基本信息

课程代码：【 2050213 】

课程学分：【3】

面向专业：【计算机科学与技术】

课程性质：【学科专业基础 必修课】

开课院系：【信息技术学院 网络工程系】

使用教材：

主教材【《数字电子技术基础》（第3版）杨志忠主编 高等教育出版社 2009.7】

参考书目【《数字电子技术》朱承高、崔葛瑾 主编 哈尔滨工业大学出版社 2009.1】

【《数字电子技术基础》（第6版）阎石 高等教育出版社 2016.4 出版】

【《数字电路逻辑设计》（第2版）朱正伟 清华大学出版社 2011.6 出版】

课程网站网址：【<http://kczx.gench.edu.cn/G2S/ShowSystem/CourseList.aspx?OrgID=8>】

先修课程：【无】

二、课程简介

数字逻辑电路是计算机相关专业的主干课程，是一门专业基础课。不仅为《计算机网络》、《嵌入式系统》等后续课程提供必要的专业基础知识，而且是一门理论与实践结合密切的硬件基础课。课程的主要任务是使学生获得数字电子技术方面的基本理论、基本知识和基本技能，培养学生分析问题和解决问题的能力。

课程内容主要是介绍数字逻辑的理论基础、基本概念以及数字器件的基本构成、分析方法和设计原理。基础部分的内容包括二进制数和二进制编码的表示法、基本逻辑运算和布尔代数的定理规则、逻辑函数的表示方法和化简方法、集成逻辑门的外部特性和参数等。数字逻辑部分的内容包括组合逻辑电路的分析和设计、中规模集成标准组合构件（如编码器、译码器、数据选择器、加法器）的功能介绍和应用；时序逻辑电路的分析和设计、中规模集成移位寄存器和计数器的功能介绍和应用。

本课程具有知识面广、内容多、难度大的特点。针对应用型本科生的已有基础知识和学习能力，在教学中着重基本原理、基本知识点的讲授。

三、选课建议

本课程适用于计算机学科各专业的专业基础必修课程，适合在一年级开设。

四、课程与专业毕业要求的关联性（必填项）

专业毕业要求	关联
LO11: 工程知识: 能够将数学、自然科学、工程基础和专业知用于解决复杂工程问题	
LO21: 问题分析: 能够应用数学、自然科学和工程科学的基本原理, 识别、表达、并通过文献研究分析复杂工程问题, 以获得有效结论	●
LO31: 设计/开发解决方案: 能够设计针对复杂工程问题的解决方案, 设计满足特定需求的系统、单元(部件)或工艺流程, 并能够在设计环节中体现创新意识	
LO41: 研究: 能够基于科学原理并采用科学方法对复杂工程问题进行研究, 包括设计实验、分析与解释数据、并通过信息综合得到合理有效的结论	
LO51: 使用现代工具: 能够针对复杂工程问题, 开发、选择与使用恰当的技术、资源、现代工程工具和信息技术工具, 包括对复杂工程问题的预测与模拟, 并能够理解其局限性	●
LO61: 工程与社会: 能够基于工程相关背景知识进行合理分析, 评价专业工程实践和复杂工程问题解决方案对社会、健康、安全、法律以及文化的影响, 并理解应承担的责任	
LO71: 环境和可持续发展: 能够理解和评价针对复杂工程问题的专业工程实践对环境、社会可持续发展的影响	
LO81: 职业规范: 具有人文社会科学素养、社会责任感, 能够在工程实践中理解并遵守工程职业道德和规范, 履行责任	
LO91: 个人和团队: 能够在多学科背景下的团队中承担个体、团队成员以及负责人的角色	
LO101: 沟通: 能够就复杂工程问题与业界同行及社会公众进行有效沟通和交流, 包括撰写报告和设计文稿、陈述发言、清晰表达或回应指令。并具备一定的国际视野, 能够在跨文化背景下进行沟通和交流	
LO111: 项目管理: 理解并掌握工程管理原理与经济决策方法, 能在多学科环境中应用	
LO121: 终身学习: 具有自主学习和终身学习的意识, 有不断学习和适应发展的能力	●

五、课程学习目标

通过本课程的学习, 使学生具有应用数字逻辑电路, 初步解决数字逻辑问题的能力, 培养学生解决问题的思维方法。

1、使学生熟悉逻辑代数的基本知识以及数字逻辑电路基本器件的功能和使用方法, 包括基本逻辑门的功能和外部特性、触发器的基本功能和主要用途、常用逻辑部件的基本功能和用法; 掌握组合逻辑电路和时序逻辑电路的分析方法; 掌握应用逻辑门电路、触发器、中规模集成器件设计组合逻辑电路和时序逻辑电路的方法; 具有初步分析和设计数字逻辑电路的能力。

2、本课程是一门实践性很强的课程, 在课程理论教学基础上完成基础实验。要求学生通过基本实验可验证基本逻辑门、触发器、常用中规模集成电路的基本功能和主要用途。

序号	课程目标 (细化的预期学习成果)		教与学方式	评价方式
1	LO21	1. 能对给定的组合逻辑电路进行分析并得出结论。	课堂教学 例题分析 实验	理论测试 作业 实验结果
		2. 掌握时序逻辑电路的分析方法, 分析电路的功能。	课堂教学 例题分析 实验	理论测试 作业 实验结果
2	LO51	1. 根据任务要求, 进行逻辑分析, 运用门电路设计符合逻辑关系的组合电路。	课堂教学 例题分析 实验	理论测试 作业 实验结果
		2. 熟悉中规模集成芯片的外特性, 能根据任务要求设计符合要求的组合电路。	课堂教学 例题分析 实验	理论测试 作业 实验结果
		3. 能应用集成时序电路芯片设计符合要求的时序电路	课堂教学 例题分析 实验	理论测试 作业 实验结果
3	L0121	1. 根据要求对课程实验进行预习。	实验	实验报告

六、课程内容

第1单元 数字逻辑电路基础知识

理解模拟信号、模拟电路与数字信号、数字电路的区别；知道数字电路的特点和分类；知道常用二进制编码、原码、反码、补码的表示方法；通过补码的加减运算理解补码的运用。**学会二进制、八进制、十六进制数的表示方法、运算方法和相互转换。**

重点：数字逻辑电路的基本概念、数制与码制的表示方法。

理论课：3 课时

第2单元 逻辑代数基础

知道逻辑代数的基本定律、常用公式和重要规则；理解最小项的概念与编码方法；**能根据逻辑关系建立逻辑函数；学会运用逻辑代数和卡诺图化简逻辑函数的方法；能运用公式实现逻辑函数式常见形式的相互转换。**

重点：逻辑函数的建立；运用逻辑代数中的常用公式及卡诺图化简逻辑函数。

难点：逻辑函数化简

理论课：7 课时

实验课：4 课时

第3单元 集成逻辑门电路

知道 TTL 门电路、CMO 门电路的基本特性和使用注意事项；理解三态门和 OC 门的特点及应用方法。

重点：理解 OC 门和三态门的特点及使用方法。

课内实验：逻辑门电路应用

理论课：2 课时，

第4单元 组合逻辑电路

学会组合逻辑电路的分析和设计方法；掌握中规模组合逻辑部件（加法器、编码器、译码器、数据选择器、数据分配器、数值比较器）的逻辑功能。**能根据组合逻辑电路分析输入与输出间的逻辑关系，确定电路的逻辑功能；能根据给定的逻辑要求，设计出能实现该逻辑功能的组合逻辑电路。**知道组合逻辑电路的竞争冒险现象及其消除方法。

重点：组合逻辑电路的分析与设计方法；常用中规模集成组合逻辑部件的应用。

难点：组合逻辑电路的设计

课内实验：译码器和数据选择器应用

课外阅读：了解组合逻辑电路的新技术，分析研读应用组合逻辑电路设计的各种实例。

理论课：8 课时，实验课：4 课时

第5单元 集成触发器

知道触发器的逻辑功能、特点和触发方式；知道用不同的逻辑门电路实现触发器功能的方法；知道不同类型触发器之间的相互转换。理解同步触发器的空翻现象。**能运用功能表、特性方程、状态图和时序图对触发器的功能进行描述；能根据给定的逻辑电路通过分析得出输出端的电压波形。**

重点：触发器的逻辑功能、触发方式和应用。

难点：触发器的触发方式

课内实验：触发器功能测试及应用

课外阅读：总结各种触发器的功能，分析研读应用触发器设计的各种实例。

理论课：4 课时，实验课：4 课时

第6单元 时序逻辑电路

知道时序逻辑电路的基本概念、特点与分类。理解寄存器和移位寄存器的工作原理、逻辑功能。掌握常用集成二进制和十进制计数器的功能及特性。**能根据给定的时序电路分析其逻辑功能；能应用集成二进制和十进制计数器构成 N 进制计数器。能应用集成计数器实现储存功能、分频功能和计数功能。**知道计数器的级联获得大容量 N 进制计数器的方法。

重点：时序逻辑电路的分析方法；集成计数器的异步清零和同步置数法。

难点：时序逻辑电路的分析

课内实验：集成计数器和集成移位寄存器应用

课外阅读：了解时序逻辑电路的分析设计方法，分析研读应用时序逻辑电路设计的各种实例。

理论课：8 课时，实验课：4 课时

八、课内实验名称及基本要求

实验序号	实验名称	主要内容	实验时数	实验类型	备注
1	逻辑门电路应用	学习集成器件逻辑功能的测试方法。掌握用小规模集成电路设计组合逻辑电路的方法，通过实验验证所设计电路的逻辑功能。	4	验证型	建议2人/组
2	译码器和数据选择器应用	通过实验了解译码器和数据选择器的逻辑功能和具体应用；掌握用译码器、数据选择器进行组合逻辑电路设计的方法；熟悉中规模组合逻辑器件功能的测试和设计方法。	4	设计型	建议2人/组
3	触发器功能测试及应用	学习触发器逻辑功能的测试方法,通过实验验证基本RS触发器、D触发器及JK触发器的逻辑功能及触发方式,掌握用D触发器和JK触发器构成二进制加计数器和二进制减计数器的方法。	4	验证型	建议2人/组
4	集成计数器和集成移位寄存器的应用	掌握任意进制计数器的设计方法,了解计数器的清零和预置功能对计数器模的影响。验证移位寄存器的逻辑功能,掌握用移位寄存器构成环形计数器的方法。	4	设计型	建议2人/组

九、评价方式与成绩

评价结构 1+X

总评构成 (1+X)	评价方式	占比
1	期末纸笔测验	40%
X1	阶段测试	20%
X2	作业、课堂展示	20%
X3	课内实验	20%

撰写人： 范新民
审核时间 2019.9

系主任审核签名蒋中云